



PCM/NAND 하이브리드 SSD를 위한 수명 관리 기법

Endurance Management Algorithm for PCM/NAND Hybrid SSD

저자 (Authors)	염준혁, 정의영 Joonhyeok Yeom, Eui-Young Chung
출처 (Source)	대한전자공학회 학술대회 , 2018.11, 955-957 (3 pages)
발행처 (Publisher)	대한전자공학회 The Institute of Electronics and Information Engineers
URL	http://www.dbpia.co.kr/Article/NODE07625064
APA Style	염준혁, 정의영 (2018). PCM/NAND 하이브리드 SSD를 위한 수명 관리 기법. 대한전자공학회 학술대회, 955-957.
이용정보 (Accessed)	연세대학교 165.***.122.192 2019/04/05 11:07 (KST)

저작권 안내

DBpia에서 제공되는 모든 저작물의 저작권은 원저작자에게 있으며, 누리미디어는 각 저작물의 내용을 보증하거나 책임을 지지 않습니다. 그리고 DBpia에서 제공되는 저작물은 DBpia와 구독계약을 체결한 기관소속 이용자 혹은 해당 저작물의 개별 구매자가 비영리적으로만 이용할 수 있습니다. 그러므로 이에 위반하여 DBpia에서 제공되는 저작물을 복제, 전송 등의 방법으로 무단 이용하는 경우 관련 법령에 따라 민, 형사상의 책임을 질 수 있습니다.

Copyright Information

Copyright of all literary works provided by DBpia belongs to the copyright holder(s) and Nurimedia does not guarantee contents of the literary work or assume responsibility for the same. In addition, the literary works provided by DBpia may only be used by the users affiliated to the institutions which executed a subscription agreement with DBpia or the individual purchasers of the literary work(s) for non-commercial purposes. Therefore, any person who illegally uses the literary works provided by DBpia by means of reproduction or transmission shall assume civil and criminal responsibility according to applicable laws and regulations.

PCM/NAND 하이브리드 SSD를 위한 수명 관리 기법

*염준혁, 정의영

연세대학교 전기전자공학부

e-mail : skhds@yonsei.ac.kr, eychung@yonsei.ac.kr

Endurance Management Algorithm for PCM/NAND Hybrid SSD

*Joonhyeok Yeom, Eui-Young Chung

School of Electrical and Electronic Engineering

Yonsei University

Abstract

Solid state drives(SSDs) that use phase change memory(PCM) may have reliability issues, due to the limited endurance of PCMs. Therefore, an endurance management scheme is proposed, balancing the amount of writes for each PCM and NAND Flash memories for maximum lifetime. Evaluation results show that the proposed algorithm maximizes the effective SSD endurance, extending its lifetime up to 5.71x, compared to the baseline.

I. 서론

SSD는 데이터 저장용 장치로, HDD에 비해 성능과 신뢰성 모두 뛰어나 HDD의 대체자로 각광받고 있는 추세이다. 하지만, SSD가 고용량으로 갈수록 동작에 필수적인 DRAM의 크기가 커짐으로서 용량 대비 가격 측면에서 HDD를 완벽하게 대체하지 못하고 있는 현황이다. 이에 대한 해결책으로 비휘발성 메모리인 PCM[1]을 DRAM 대신 활용하는 연구가 활발히 진행되고 있다. 하지만 PCM은 DRAM에 비해 write cycles가 매우 적어, 실제로 적용했을 시에 신뢰성이 떨어지는 현상이 발생할 수 있다.

본 논문에서는 이러한 문제를 해결하기 위한 알고리즘을 제안한다. 호스트에서 오는 쓰기 요청에 대하여 기존에는 RAM에 데이터를 먼저 저장하는 방식을, 각 수명에 맞추어 RAM을 건너뛰는 방식으로 변형할 것이다. 본 논문에서는 RAM을 건너뛰는 조건에 대하여 서술하고, 조건을 활용하는 알고리즘을 설명하는 방식으로 진행이 될 것이다.

II. 본론

2.1 알고리즘 조건

PCM을 활용하는 SSD의 경우, NAND의 수명 저하는 SSD의 용량을 감소시키지만 하는 반면 PCM의 수명은 시스템의 신뢰성에 영향을 미친다. 따라서, 본 알고리즘은 PCM의 수명에 우선순위를 둔다. 각 메모리가 견뎌낼 수 있는 총 수명은 각 메모리의 용량, 각 메모리의 cell당 수명, 그리고 wear-leveling 기법으로 인한 오차로 결정이 된다. γ 를 NAND page write(16KB)[2]당 PCM line write(32B)이라고 정의했을 때, 알고리즘은 해당 조건을 만족해야 한다:

$$\gamma < \gamma_{th} = \frac{w_{PCM}E_{PCM}N_{PCM}}{w_{NAND}E_{NAND}N_{NAND}}$$

본 알고리즘에서는 위 조건을 활용하여 SSD의 수명을 관리할 것이다.

2.2 알고리즘 구현

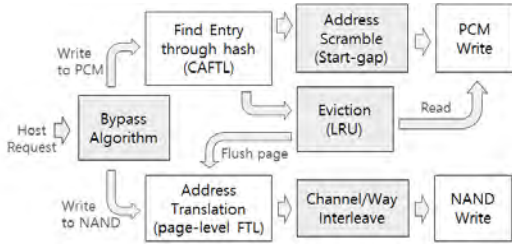


그림 1. 알고리즘 개요

그림 1.은 전체적인 SSD의 알고리즘 개요를 나타낸다. SSD 내부의 RAM 활용은 쓰기 버퍼로는 CAFTL[3], SSD의 mapping table로는 hFTL[4]을 활용하였다. PCM의 경우, 쓰기 패턴에 따라 각 cell의 수명이 균형 잡히지 않는 문제가 발생할 수 있어, 추가적으로 start-gap wear-leveling[5]을 적용시켜 PCM을 안정적으로 활용할 수 있게 만든다.

그림 2.는 그림 1.에서의 “Bypass Algorithm”을 자세히 나타낸 것이다. PCM과 NAND이 각 쓰인 양은 각각의 컨트롤러에서 기록할 수 있다. 기록된 쓰기 개수를 바탕으로 γ 를 계산한다. 그리고 앞서 언급한 조건의 γ_{th} 과 측정된 γ 을 비교해, 호스트로부터 오는 쓰기 요청을 PCM으로 보낼지, NAND로 보낼지 결정한다. γ_{th} 의 값을 알맞게 조정한다면, 효율적인 수명 관리가 가능해 질 것이다.

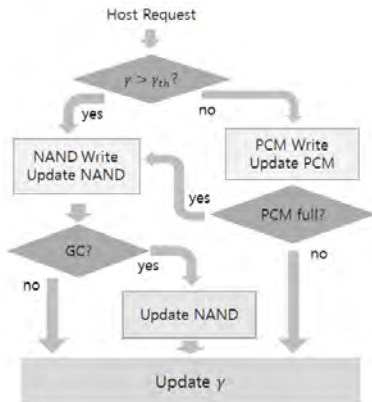


그림 2. 알고리즘 순서도

이를 구현하기 위해 추가적으로 들어가는 오버헤드는 레지스터 2개, 그리고 20개 미만의 instruction이다 (ARM core기반의 controller을 가정). 즉, 알고리즘 자체로 인한 성능 저하나 하드웨어는 없다고 봐도 무방하다. 수명 관리 측면에서도 각 메모리에 추가적으로 쓰기가 발생하지 않는 채 단순히 쓰기 요청의 도착지를 결정하는 방식이기 때문에, 알고리즘으로 인한 기타 손해는 무시해도 되는 수준이라고 볼 수 있다.

III. 결과

본 실험에 앞서, 효율적인 실험을 위해 다음과 같은 지표를 정의한다:

$$ALPB = \frac{Nm \cdot Writes}{w_m N_m E_m W_m} \times 10^9$$

“Average life consumption per billion operations”의 약자로, 쓰기 요청 10억 당 각 메모리의 평균 수명 사용량을 나타낸 것이다. PCM과 NAND를 모두 사용하는 메모리라면, 각 메모리의 ALPB중 가장 큰 값이 해당 메모리의 수명을 나타낸다고 볼 수 있다.

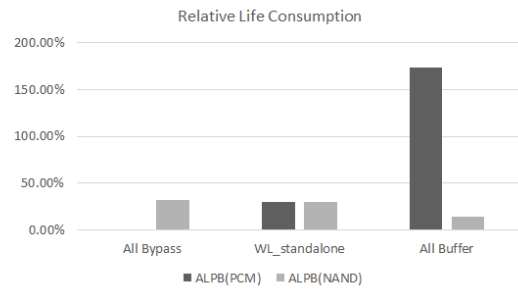


그림 3. 실험 결과

그림 3.은 실험 결과를 나타낸다. 본 실험은 systemC 기반의 시뮬레이터[6]를 통해 진행하였다. All Bypass는 모두 NAND로 통과시켰을 때, WL_standalone는 제안된 알고리즘, All Buffer는 수명관리 알고리즘 없이 일반적인 write-back 형태로 PCM을 사용했을 경우를 나타낸다. 결과에서 나타났듯이, 수명관리 기법이 적용되지 않으면 PCM의 수명이 지나치게 소모가 되어, NAND의 수명이 좋아짐에도 불구하고 SSD 전체 수명이 짧아지는 문제점이 생길 수 있다. 하지만, 수명관리 기법을 적용한다면 각 메모리의 사용량이 균등하게 되어, 전체적으로 SSD의 수명이 향상되는 효과를 볼 수 있다.

IV. 결론 및 향후 연구 방향

본 논문에서는 PCM을 NAND 기반 SSD에서 활용하였을 시, PCM의 endurance 문제를 해결하기 위한 기법을 제시하였다. 결과적으로 수명관리 기법이 적용되지 않는 경우에 비해 5.71배로 수명이 향상되는 것을 볼 수 있었다.

본 논문에서는 PCM을 write cache로만 활용이 되는 경우를 다루었다. PCM은 SSD 내부에서 write cache 뿐만 아니라, 다양한 용도로 활용이 가능하다. 본 논문의 알고리즘 역시 write cache에 국한되지 않았으며, 향후에는 다양한 용도에 대하여 쓰기 관리 기법을 활

용하는 연구가 진행될 것이라고 기대되고 있다.

논문사사

본 연구는 산업통상자원부(10080722)와 KSRC 지원 사업인 미래반도체소자 원천기술개발사업의 연구결과로 수행되었음.

참고문헌

- [1] D. K. al., "256 Gb 3 b/Cell V-NAND Flash Memory With 48 Stacked WL Layers," IEEE International Solid-State Circuits Conference, 2016
- [2] Y. C. et al., "A 20nm 1.8V 8Gb PRAM with 40MB/s program bandwidth," IEEE International Solid-State Circuits Conference, 2012
- [3] F. C. et al., "CAFTL: A Content-Aware Flash Translation Layer Enhancing the Lifespan of Flash Memory based Solid State Drives," Proceedings of the 9th USENIX conference on File and storage technologies, 2011
- [4] J. K. K. et al., "A PRAM and NAND Flash hybrid architecture for highperformance embedded storage subsystems," Proceedings of the 8th ACM international conference on Embedded software, 2008
- [5] M. K. Q. et al., "Enhancing lifetime and security of PCM-based main memory with start-gap wear leveling," IEEE/ACM International Symposium on Microarchitecture, 2009.
- [6] IEEE and OCSI, "Standard for SystemC," 2005